

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-186544

(43)Date of publication of application : 02.07.2004

(51)Int.Cl.

H01L 33/00
H01L 21/205
H01L 21/28
H01L 29/41

(21)Application number : 2002-353528

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 05.12.2002

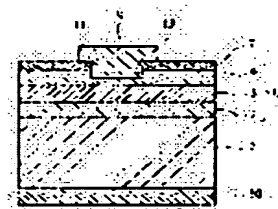
(72)Inventor : KONNO TAICHIRO
UNNO TSUNEHIRO
SHIBATA KENJI

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting element which is high in luminance, free from the problem about the fact that a surface electrode is separated off by dicing or wire bonding, etc. and has a low forward operating voltage, and to provide a method for manufacturing the same.

SOLUTION: This semiconductor light emitting element includes a light emitting layer made of at least an active layer 3 held between a first conductivity type clad layer 2 and a second conductivity type clad layer 4, a transparent conductive layer 7 made of a metal oxide, and the surface electrode 9 formed on a first conductivity type substrate 1 formed with a rear surface electrode 10. At least one recess 13 is formed on the light emitting section layer. At least one through hole 11 is formed at the same position as the recess 13 of the light emitting layer through the transparent conductive layer 7. The surface electrode 9 is brought into contact with the inner surfaces of the through hole 11 of the transparent conductive layer 7 and the recess 13 of the light emitting layer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-186544

(P2004-186544A)

(43) 公開日 平成16年7月2日(2004.7.2)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H O 1 L 33/00	H O 1 L 33/00 E	4 M I O 4
H O 1 L 21/205	H O 1 L 21/205	5 F O 4 1
H O 1 L 21/28	H O 1 L 21/28 3 O 1 B	5 F O 4 5
H O 1 L 29/41	H O 1 L 29/44 S	

審査請求 未請求 請求項の数 11 O L (全 15 頁)

(21) 出願番号	特願2002-353528 (P2002-353528)	(71) 出願人	000005120
(22) 出願日	平成14年12月5日 (2002.12.5)		日立電線株式会社
			東京都千代田区大手町一丁目6番1号
		(74) 代理人	100080012
			弁理士 高石 橋馬
		(72) 発明者	今野 泰一郎
			東京都千代田区大手町一丁目6番1号 日
			立電線株式会社内
		(72) 発明者	海野 恒弘
			東京都千代田区大手町一丁目6番1号 日
			立電線株式会社内
		(72) 発明者	柴田 憲治
			東京都千代田区大手町一丁目6番1号 日
			立電線株式会社内

最終頁に続く

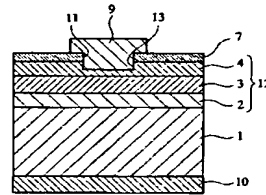
(54) 【発明の名称】 半導体発光素子

(57) 【要約】 (修正有)

【課題】 高輝度でダイシングやワイヤボンディング等による表面電極の剥離の問題がなく、順方向動作電圧が低い半導体発光素子及びその製造方法を提供する。

【解決手段】 裏面電極10が形成された第一導電型の基板1に、第一導電型のクラッド層2と第二導電型のクラッド層4とに挟まれた活性層3からなる発光部層と、金属酸化物からなる透明導電層7と、表面電極9とが形成された半導体発光素子であって、発光部層には少なくとも1つの凹部13が形成されており、透明導電層7には前記発光部層の凹部7と同じ位置に少なくとも1つの貫通孔11が形成されており、表面電極9は前記透明導電層7の貫通孔11及び前記発光部層の凹部13の内面に接する半導体発光素子。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、前記発光部層には少なくとも1つの凹部が形成されており、前記透明導電層には前記発光部層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、前記表面電極は前記透明導電層の貫通孔及び前記発光部層の凹部の内面に接していることを特徴とする半導体発光素子。

【請求項 2】

裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、第二導電型の電流分散層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、前記電流分散層は少なくとも1つの凹部が形成されており、前記透明導電層には前記電流分散層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、前記表面電極は前記透明導電層の貫通孔及び前記電流分散層の凹部の内面に接していることを特徴とする半導体発光素子。

10

【請求項 3】

裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、剥離防止層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、前記剥離防止層には少なくとも1つの凹部が形成されており、前記透明導電層には前記剥離防止層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、前記表面電極は前記透明導電層の貫通孔及び前記剥離防止層の凹部の内面に接していることを特徴とする半導体発光素子。

20

【請求項 4】

請求項 3 に記載の半導体発光素子において、前記発光部層と前記剥離防止層との間に第二導電型の電流分散層が形成されていることを特徴とする半導体発光素子。

【請求項 5】

請求項 1 ～ 4 のいずれかに記載の半導体発光素子において、1つの前記表面電極に対して前記貫通孔及び前記凹部が1つずつあり、前記貫通孔の中心と、前記凹部の底面の中心と、前記表面電極の中心とは実質的に一致していることを特徴とする半導体発光素子。

30

【請求項 6】

請求項 1 ～ 4 のいずれかに記載の半導体発光素子において、1つの前記表面電極に対して前記貫通孔及び前記凹部が複数あり、全ての貫通孔により包囲される領域の中心と、全ての凹部の底面により包囲される領域の中心と、前記表面電極の中心とは実質的に一致していることを特徴とする半導体発光素子。

【請求項 7】

請求項 1 ～ 6 のいずれかに記載の半導体発光素子において、前記凹部の内面の面積（複数の凹部がある場合には合計面積）が前記表面電極の面積の1%以上であることを特徴とする半導体発光素子。

【請求項 8】

請求項 1 ～ 7 のいずれかに記載の半導体発光素子において、前記基板はGaAsからなり、前記発光部はAlGaInP又はGaInPからなることを特徴とする半導体発光素子。

40

【請求項 9】

請求項 1 ～ 8 のいずれかに記載の半導体発光素子において、前記電流分散層はGaP、GaAlP、AlGaInP、AlGaAs及びGaAsPからなる群から選ばれた少なくとも1種の化合物半導体からなることを特徴とする半導体発光素子。

【請求項 10】

請求項 1 ～ 9 に記載の半導体発光素子において、前記剥離防止層は、(1) InP又はInAsの二元系化合物半導体、(2) AlInAs又はAlInPの三元系化合物半

50

導体、(3) AlGaAs 、 AlGaP 、 GaInAs 及び GaInP からなる群から選ばれた少なくとも1種の三元系化合物半導体 (Ga のモル比: 0.2 以下)、(4) AlInAsP の四元系化合物半導体、(5) AlGaInP 、 AlGaInAs 、 AlGaAsP 及び GaInAsP からなる群から選ばれた少なくとも1種の四元系化合物半導体 (Ga のモル比: 0.2 以下)、又は(6) AlGaInAsP からなる五元系化合物半導体 (Ga のモル比: 0.2 以下) のいずれかからなることを特徴とする半導体発光素子。

【請求項11】

請求項1～10のいずれかに記載の半導体発光素子において、前記透明導電層を形成する金属酸化物は SnO_2 、 In_2O_3 、 ITO 及び Ga 含有 ZnO からなる群から選ばれた少なくとも1種であることを特徴とする半導体発光素子。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電極接合性及びワイヤボンダビリティに優れ、順方向電圧の低い高輝度半導体発光素子及びその製造方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】

従来発光ダイオード (LED) としては、 GaP 系の緑色発光ダイオードや AlGaAs 系の赤色発光ダイオードがほとんどであった。しかし、最近 GaN 系や AlGaInP 系の結晶層を有機金属気相成長法 (MOVPE) により成長させる技術が開発され、橙色、黄色、緑色、青色の高輝度発光ダイオードが製造できるようになった。

20

【0003】

MOVPE 法により形成したエピタキシャルウエハを用いると、これまで不可能であった短波長の発光や、高輝度が得られる LED が作製できる。図12は従来の LED の断面構造の一例を示す。この LED は、 n 型 GaAs 基板1の第一の主面上に、 n 型 AlGaInP クラッド層2 / アンドープ AlGaInP 活性層3 / p 型 AlGaInP クラッド層4 からなるダブルヘテロ構造の発光部層12を有する。さらに p 型クラッド層4上に p 型 GaP 等からなる電流分散層5が形成され、その上に透明導電層7が形成されている。透明導電層7の表面の一部には Au 等からなる表面電極9 (光取り出し側) が形成され、基板1の第二の主面 (裏面) には、全体的に AuGe 合金等からなる電極10 (裏面電極) が形成されている。

30

【0004】

十分な透光性と、十分な電流分散を得るのに必要な導電性とを満たす透明導電層用の材料として、酸化インジウムスズ (ITO) のような金属酸化物が知られている。ITO 膜を透明導電層として用いると、従来の厚い電流分散層が不要になるので、低コストで高輝度の LED が得られるようになる (例えば、特許文献1及び2参照)。

【0005】

しかしエピタキシャルウエハ上に ITO 膜等の金属酸化物層を介して表面電極が形成された LED では、ダイシングやワイヤボンディング等の工程で、表面電極が剥離してしまうという問題が生じることが分かった。また透明導電層と金属電極間に接触抵抗が発生し、順方向動作電圧が高くなるという問題もある。そのため、エピタキシャルウエハ上に ITO 膜を介して表面電極を形成した LED の実用化は困難であった。

40

【0006】

従って本発明の目的は、高輝度でダイシングやワイヤボンディング等による表面電極の剥離の問題がなく、順方向動作電圧が低い半導体発光素子及びその製造方法を提供することである。

【0007】

【特許文献1】

米国特許5,481,122号明細書

50

【特許文献2】

特開平11-4020号公報

【0008】

【課題を解決するための手段】

上記目的に鑑み鋭意研究の結果、本発明者らは、発光部層上（電流分散層及び／又は剥離防止層が設けられている場合はその上）に形成された透明導電層に貫通孔を形成し、さらに発光部層、電流分散層又は剥離防止層に凹部を形成し、当該貫通孔及び当該凹部の内面に接するように表面電極を形成することにより、既存のワイヤボンダーでも表面電極の剥離を防止しつつ容易にボンディングできることを発見し、本発明に想到した。

【0009】

すなわち、本発明の半導体発光素子の第一の好ましい態様は、裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、発光部層には少なくとも1つの凹部が形成されており、透明導電層には前記発光部層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、表面電極は前記透明導電層の貫通孔及び前記発光部層の凹部の内面に接していることを特徴とする。

10

【0010】

本発明の半導体発光素子の第二の好ましい態様は、裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、第二導電型の電流分散層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、電流分散層は少なくとも1つの凹部が形成されており、透明導電層には前記電流分散層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、表面電極は前記透明導電層の貫通孔及び前記電流分散層の凹部の内面に接していることを特徴とする。

20

【0011】

本発明の半導体発光素子の第三の好ましい態様は、裏面電極が形成された第一導電型の基板に、第一導電型のクラッド層と第二導電型のクラッド層とに挟まれた活性層からなる発光部層と、剥離防止層と、金属酸化物からなる透明導電層と、表面電極とが形成された半導体発光素子であって、剥離防止層には少なくとも1つの凹部が形成されており、透明導電層には前記剥離防止層の凹部と同じ位置に少なくとも1つの貫通孔が形成されており、表面電極は前記透明導電層の貫通孔及び前記剥離防止層の凹部の内面に接していることを特徴とする。発光部層と剥離防止層との間に第二導電型の電流分散層が形成されていてもよい。

30

【0012】

本発明の半導体発光素子において、1つの表面電極に対して貫通孔及び凹部が1つずつある場合、貫通孔の中心と、凹部の底面の中心と、表面電極の中心とは実質的に一致しているのが好ましい。

【0013】

1つの表面電極に対して貫通孔及び凹部が複数ある場合、全ての貫通孔により包囲される領域の中心と、全ての凹部の底面により包囲される領域の中心と、表面電極の中心とは実質的に一致しているのが好ましい。また凹部の内面の面積（複数の凹部がある場合には合計面積）は表面電極の面積の1%以上であるのが好ましい。

40

【0014】

本発明の半導体発光素子の透明導電層を形成する金属酸化物は SnO_2 、 In_2O_3 、ITO及びGa含有ZnOからなる群から選ばれた少なくとも1種であるのが好ましい。また基板はGaAsからなり、発光部層はAlGaInP又はGaInPからなるのが好ましい。さらに電流分散層はGaP、GaAlP、AlGaInP、AlGaAs及びGaAsPからなる群から選ばれた少なくとも1種の化合物半導体からなるのが好ましい。

【0015】

50

本発明の半導体発光素子に使用する剥離防止層は、(1) InP又はInAsの二元系化合物半導体、(2) AlInAs又はAlInPの三元系化合物半導体、(3) AlGaAs、AlGaP、GaInAs及びGaInPからなる群から選ばれた少なくとも1種の三元系化合物半導体(Gaのモル比:0.2以下)、(4) AlInAsPの四元系化合物半導体、(5) AlGaInP、AlGaInAs、AlGaAsP及びGaInAsPからなる群から選ばれた少なくとも1種の四元系化合物半導体(Gaのモル比:0.2以下)、又は(6) AlGaInAsPからなる五元系化合物半導体(Gaのモル比:0.2以下)のいずれかからなるのが好ましい。

【0016】

【発明の実施の形態】

[1] 半導体発光素子

[A] 層構成

本発明の半導体発光素子(例えば発光ダイオード)は、エピタキシャルウエハの上に透明導電層が形成されており、エピタキシャルウエハには少なくとも1つの凹部が設けられており、透明導電層には当該凹部と同じ位置に貫通孔が設けられており、当該貫通孔と当該凹部の内面に接するように表面電極が形成されていることを特徴とする。以下、添付図面を参照して本発明の半導体発光素子について詳細に説明するが、本発明はこれらに限定されず、本発明の趣旨を変更しない限り種々の変更を加えることができる。

【0017】

(1) 第1の形態

図1は本発明の第1の形態による半導体発光素子の縦断面図であり、図2はその平面図であり、図1は図2のA-A縦断面図に相当する。n型GaAs基板1の第一主面上にn型AlGaInPクラッド層2が形成され、クラッド層2の上にアンドープAlGaInP活性層3が形成され、活性層3の上にp型AlGaInPクラッド層4が形成され、n型クラッド層2、活性層3及びp型クラッド層4によりダブルヘテロ構造の発光部層12を構成している。ここでn型GaAs基板1とn型AlGaInPクラッド層2の間に、バッファ層(図示せず)及び分布ブラッグ反射層(DBR層、図示せず)を設けても良い。

【0018】

p型クラッド層4の表面上に透明導電層7が形成されている。透明導電層7には貫通孔11(図2に破線で示す)が形成されており、p型クラッド層4には貫通孔11と同じ位置に凹部13が形成されている。また貫通孔11を含む透明電極7の領域及び凹部13を含むp型クラッド層4の領域に表面電極9(図2に実線で示す)が形成されている。このため、表面電極9は透明導電層7とその下のp型クラッド層4の両方に接している。ダイシング等により透明電極層7がp型クラッド層4から剥離するのを防止するために、p型クラッド層4の上に透明電極層7の下地として剥離防止層(図示せず)を設けてもよい。剥離防止層が設けられている場合には、凹部13は剥離防止層に形成され、表面電極9は透明導電層7及び剥離防止層と接する。なおn型GaAs基板1の裏面全面には裏面電極10が形成されている。

【0019】

(2) 第2の形態

図3は本発明の第2の形態による半導体発光素子の縦断面図であり、図4はその平面図であり、図3は図4のB-B縦断面図に相当する。この形態の半導体発光素子では、p型クラッド層4と透明導電層7との間にp型電流分散層5が形成されており、さらにp型クラッド層4の代わりにp型電流分散層5に凹部13が形成されている。その他の層については第1の形態と同じであるので、説明を省略する。透明導電層7に貫通孔11(図4の破線で示す)が形成されており、p型電流分散層5に凹部13が形成されているので、表面電極9(図4の実線で示す)は透明導電層7とp型電流分散層5の両方に接する。

【0020】

(3) 第3の形態

図5は本発明の第3の形態による半導体発光素子の縦断面図であり、図6はその平面図で

10

20

30

40

50

あり、図5は図6のC-C縦断面図に相当する。この形態の半導体発光素子では、透明導電層7に複数の貫通孔11（図6の破線で示す）が形成されており、電流分散層5に貫通孔11と同じ位置に凹部13が形成されている。また表面電極9（図6の実線で示す）は全ての貫通孔11を含む透明導電層7の領域と、全ての凹部13を含む電流分散層5の領域とに形成されている。その他の層については第1の形態と同じであるので、説明を省略する。透明導電層7に複数の貫通孔11が形成されており、電流分散層5に複数の凹部13が形成されているので、表面電極9は透明導電層7と電流分散層5の両方に接する。

【0021】

(4) 第4の形態

図7は本発明の第4の形態による半導体発光素子の縦断面図であり、図8はその平面図であり、図7は図8のD-D縦断面図に相当する。この形態の半導体発光素子では、透明導電層7にリング状の貫通孔11（図8の破線で示す）が形成されており、電流分散層5に貫通孔11と同じ位置にリング状の凹部13が形成されている。また表面電極9（図8の実線で示す）はリング状の貫通孔11を含む透明導電層7の領域と、リング状の凹部13を含む分散層5の領域とに形成されている。その他の層については第1の形態と同じであるので、説明を省略する。透明導電層7にリング状の貫通孔11が形成されており、電流分散層5にリング状の凹部13が形成されているので、表面電極9は透明導電層7と電流分散層5の両方に接する。

【0022】

(B) 各層

(1) 基板

基板1の材質はエピタキシャル層を構成する結晶層と熱膨張係数、格子定数等の特性が一致するものが好ましく、具体的にはGaAs、GaP、InP等が好ましく、特にGaAsが好ましい。

【0023】

(2) 発光部層

発光部層12は、p-n接合型のダブルヘテロ接合構造からなるのが好ましく、第一導電型のクラッド層（n型クラッド層2）、活性層3及び第二導電型のクラッド層（p型クラッド層4）からなるのが好ましい。また発光部層12は、混晶系の化合物半導体により構成するのが好ましい。具体的にはAlGaInP、GaInP、GaInAsP、AlGaInAs等の混晶が好ましく、AlGaInP及びGaInPがより好ましい。特にインジウム組成比を約0.5とする（ Al_xGa_{1-x} ）_{0.5}In_{0.5}P（ $0 \leq x \leq 1$ ）は、GaAs単結晶基板と格子整合するため好ましい。

【0024】

(3) 電流分散層

p型電流分散層5は、発光部で発光した光に対して発光波長の吸収が少なく、かつ比抵抗が低い材料の中から選ばれる。具体的にはGaP、GaAlP、AlGaInP、GaAsP、AlGaAs等の化合物半導体が好ましい。電流分散層5はできるだけ薄い方が好ましい。

【0025】

(4) 剥離防止層

剥離防止層は、(1) InP又はInAsの二元系化合物半導体、(2) AlInAs又はAlInPの三元系化合物半導体、(3) AlGaAs、AlGaP、GaInAs及びGaInPからなる群から選ばれた少なくとも1種の三元系化合物半導体（Gaのモル比：0.2以下）、(4) AlInAsPの四元系化合物半導体、(5) AlGaInP、AlGaInAs、AlGaAsP及びGaInAsPからなる群から選ばれた少なくとも1種の四元系化合物半導体（Gaのモル比：0.2以下）、又は(6) AlGaInAsPからなる五元系化合物半導体（Gaのモル比：0.2以下）のいずれかであるのが好ましい。

【0026】

10

20

30

40

50

(5) 透明導電層

透明導電層 7 の比抵抗は電流分散層 5 の比抵抗よりも大幅に低い。例えば ITO 層の比抵抗は一般に約 $3 \times 10^{-6} \Omega \text{m}$ であり、ITO の比抵抗は p 形 GaP 層の比抵抗の約百分の一である。そのため透明導電層 7 を用いることにより、エピタキシャルウエハの厚さを大幅に減少させることができる。透明導電層 7 は、酸化錫 (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム (In_2O_3)、酸化インジウム錫 (ITO)、酸化マグネシウム (MgO) 等の酸化物からなるのが好ましく、特に酸化インジウム錫 (ITO) からなるのが好ましい。ITO の比抵抗は約 $3 \times 10^{-6} \Omega \text{m}$ で、p 型 GaP の比抵抗の約百分の一であるので、透明導電層 7 を ITO で形成することにより、透明導電層 7 の厚さを大幅に減少させることができる。

10

【0027】

(6) 電極

(a) 表面電極

表面電極 9 は、結線が容易であること（良好なボンディング特性）、下部層との低いオーミック接触抵抗が安定して得られること（良好なオーミック特性）及び下部層との密着性が良好であることが要求される。これらを満たすために表面電極 9 は、金属（Au、Zn、Ni、Al 等）、金属合金（Au-Zn 等）等の複数の層からなる重層電極であるのが好ましい。特に最上層は Au、Al 等のボンディング特性の良い金属からなるのが好ましい。表面電極の重層電極は酸化ニッケル (NiO)、酸化チタン (TiO_2) 等の金属酸化物からなる層を含んでいても良い。

20

【0028】

(b) 裏面電極

裏面電極 10 は、表面電極 9 と同様に良好なオーミック特性および密着性が要求されるため、金属（Au、Ni 等）、金属合金（Au-Ge 等）等の複数の層からなる重層電極であるのが好ましい。例えば、Au-Ge 合金、Ni 及び Au が順次積層された電極等が好ましい。裏面電極 10 は基板裏面の全面又は一部に形成され、最上層は Au、Al などのボンディング特性の良い金属からなるのが好ましい。

【0029】

[2] 半導体発光素子の製造方法

(1) エピタキシャル層の形成

エピタキシャル層を形成させる好ましい方法として、固相エピタキシャル成長法、液相エピタキシャル成長法又は気相エピタキシャル成長法が挙げられるが、エピタキシャル層の品質及び均一性の観点から気相エピタキシャル成長法がより好ましい。具体的には有機金属気相エピタキシャル成長法 (MOVPE 法)、分子線エピタキシャル成長法 (MBE 法) 等が好ましい。

30

【0030】

(2) 貫通孔を有する透明導電層の形成

貫通孔 11 を有する透明導電層 7 は、発光部層 12 上（電流分散層 5 及び／又は剥離防止層が設けられている場合にはその上）に公知の方法で作製することができる。例えば ▲1 ▼ 塗布法（スピン式、ディップ式、ローラ式、スプレー式等）等により透明導電層 7 を形成し、さらにレジストマスクをしてから露光した後、エッチングにより貫通孔 11 を形成する方法、▲2 ▼ マスクを使用した蒸着法により所望の貫通孔 11 を有する透明導電層 7 を直接形成する方法、▲3 ▼ 塗布法（スピン式、ディップ式、ローラ式、スプレー式等）等により透明導電層 7 を形成した後、イオンミリング等の膜除去方法によって透明導電層 7 の一部を除去して貫通孔 11 を形成する方法、▲4 ▼ これら公知の方法の任意の組合せによる方法等が挙げられる。

40

【0031】

貫通孔 11 の形状は特に制限はなく、円形、角形（四角、菱形、多角形等）、円形や角形に突起を付けた形状、リング状等任意の形状を設けることが可能である。また貫通孔 11 の数は 1 つである必要はなく、図 6 に示すように複数でも良い。

50

【0032】

(3) エピタキシャル層の凹部の形成

エピタキシャル層の凹部13は、発光部層12上（電流分散層5及び／又は剥離防止層（図示せず）が設けられている場合にはその上）に貫通孔11を有する透明導電層7を形成した後、エッチング等により形成するのが好ましい。この時、凹部13の形状は貫通孔11と同じものとし、貫通孔11と同じ位置に設けるのが好ましい。また複数の凹部13を設ける場合、均一な電流分散性の観点から、全ての凹部13の深さは実質的に同じであるのが好ましい。

【0033】

(4) 電極の形成

透明導電層7の貫通孔11と、発光部層12、電流分散層5又は剥離防止層の凹部13の内面とに接するように導電性金属又はその合金を蒸着することにより、表面電極9を形成する。裏面電極10は基板1の裏面に同様の導電性金属又はその合金を蒸着することにより形成する。蒸着方法として、高周波スパッタリング法、イオンプレーティング法、電子ビーム（EB）蒸着法、真空蒸着法等が挙げられる。

10

【0034】

表面電極9は貫通孔11を介して透明導電層7の下層、例えば発光部層12（図1, 2の場合）、電流分散層7（図3～8の場合）又は剥離防止層（図示せず）に形成された凹部13の内面に接する。表面電極9と下層との十分な接合強度を得るために、凹部13の内面の面積（複数の凹部13がある場合には合計面積）は、表面電極の面積の1.0%以上であるのが好ましく、3～105%であるのがより好ましい。面積の合計が1.0%未満では表面電極9の耐剥離性の向上が得られない。一方、凹部底面の面積の合計が220%超であると、電流分散効果が不十分になり、発色出力が低くなる。尚、ここでいう表面電極の面積とは、表面電極におけるエピタキシャルウェハから露出した部分の上面の面積のことである。

20

【0035】

均一な電流分散性の観点から、表面電極9の中心と、貫通孔11の中心（複数の貫通孔11を設ける場合には全ての貫通孔11により包囲される領域の中心）と、発光部層12、電流分散層7又は剥離防止層（図示せず）のうち表面電極9と接する凹部13の底面（複数の凹部13を設ける場合には全ての凹部13の底面により包囲される領域の中心）の中心とが実質的に一致するのが好ましい。

30

【0036】

電極にオーミック性を付与するために、例えば窒素ガス、アルゴンガス等の不活性雰囲気中で熱処理（アロイング）を施しても良い。

【0037】

【実施例】

本発明を以下の実施例によりさらに詳細に説明するが、本発明はそれらに限定されるものではない。

【0038】

実施例1

図3及び図4に示す構造の赤色発光ダイオード（発光波長630 nm付近）をMOVPE法により作製した。

40

【0039】

(1) エピタキシャルウェハの作製

まず700℃に加熱したn型GaAs基板1上に、厚さ500 nmのn型（Seドープ）GaAsバッファ層、厚さ500 nmのn型（Seドープ） $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}$ Pクラッド層2（Seドープ量： $1.0 \times 10^{18} \text{ cm}^{-3}$ ）、厚さ600 nmのn型（Asドープ） $(Al_{0.15}Ga_{0.85})_{0.5}In_{0.5}$ P活性層3、厚さ500 nmのp型（亜鉛ドープ） $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}$ Pクラッド層4（亜鉛ドープ量： $5 \times 10^{17} \text{ cm}^{-3}$ ）、及び厚さ2.0 μmのp型（亜鉛

50

ドーブ) GaP電流分散層5 (亜鉛ドーブ量: $5 \times 10^{18} \text{ cm}^{-3}$) を、MOVPE法により順にエピタキシャル成長させた。発光部層12 (クラッド層2、発光層3、クラッド層4) のMOVPE成長は、700℃の温度及び50 Torrの圧力で、0.3~1.0 nm/秒の成長速度で行ない、供給したV族元素とIII族元素の比 (V/III比) は300~600の範囲であった。またGaP電流分散層5は、成長速度1 nm/秒、V/III比100の条件で形成した。

【0040】

キャリアガスに水素を使用し、それぞれAl供給源としてトリメチルアルミニウム (TMA)、Ga供給源としてトリメチルガリウム (TMG)、In供給源としてトリメチルインジウム (TMI)、As供給源としてアルシン (AsH_3)、P供給源としてホスフィン (PH_3)、Zn供給源としてジエチル亜鉛 (DEZ)、及びSe供給源として H_2Se を使用した。

10

【0041】

(2) 透明導電層の作製

上記のようにして作製したエピタキシャルウェハの表面に、塗布法によりITO膜を形成した。ITO膜を形成したエピタキシャルウェハを 2×10^{-6} Torr (2.7×10^{-4} Pa) の真空中で500℃で1時間焼成し、厚さ300 nmのITO透明導電層7を形成した。

【0042】

(3) 透明導電層の貫通孔及び電流分散層の凹部の形成

20

フォトリソグラフィ法により、ITO透明導電層7上に2次元に一定間隔で直径75 μm の円形開口部を有するレジストマスクを形成し、露光後に塩酸/硝酸/純水からなるエッチング液を用いて、レジストマスクの円形開口部に露出したITO膜を除去し、貫通孔11を作製した。次いで、塩酸系のエッチング液を用いて、円形開口部に露出した電流分散層5の一部を除去した後、レジストマスクを除去した。これにより、ITO膜に直径75 μm の貫通孔11を有し、さらに電流分散層5に直径75 μm 、深さ1 nm、3 nm、10 nm、50 nm、100 nm、125 nmの凹部13を有するエピタキシャルウェハをそれぞれ作製した。

【0043】

(4) 表面電極の作製

30

貫通孔11及び凹部13の底面と中心が一致する直径135 μm の円形開口部を有するレジストマスクをITO膜上に形成した。レジストマスクの円形開口部に、厚さ60 nmの金-亜鉛合金、厚さ10 nmのニッケル、及び厚さ1000 nmの金を順に蒸着した後、レジストマスクを除去することにより、直径135 μm の円形の表面電極9を形成した。表面電極9と電流分散層5との接触面積は、表面電極9の面積の約31%であった。

【0044】

(5) 裏面電極の形成

基板1の裏面全体に、厚さ60 nmの金-ゲルマニウム合金、厚さ10 nmのニッケル及び厚さ500 nmの金を順に蒸着し、n型の裏面電極10を形成した。

40

【0045】

さらに表面電極9及び裏面電極10にオーミック性を付与するために、窒素ガス雰囲気中、400℃で5分間の熱処理 (アロイング) を行なった。

【0046】

(6) 半導体発光素子の作製及び評価

上記のようにして両電極9、10まで形成したエピタキシャルウェハを、表面電極9を1つ含む300 μm 角のサイズでダイシングし、フレームに固定し、表面電極9にワイヤボンディングを、裏面電極10にダイボンディングを行なって、発光ダイオードチップを作製した。得られた発光ダイオードチップについて、電極の剥離率、ワイヤボンディングの不良率、順方向動作電圧 (20 mA通電時) 及び発光出力 (20 mA通電時) を調べ

50

た。測定結果を表 1、図 9 及び図 10 に示す。

【0047】

実施例 2

電流分散層 5 の凹部 13 の深さを 3 nm とし、当該凹部 13 及び透明導電層 7 の貫通孔 11 の直径を 10 μ m、50 μ m、100 μ m、150 μ m、200 μ m とした以外実施例 1 と同様にして、発光ダイオードチップをそれぞれ作製した。この発光ダイオードチップの表面電極 9 と電流分散層 5 との接触面積は、表面電極 9 の面積の約 0.5 ~ 100 % であった。得られた発光ダイオードチップについて、電極の剥離率、ワイヤボンディングの不良率、順方向動作電圧（20 mA 通電時）及び発光出力（20 mA 通電時）を調べた。測定結果を表 1 及び図 11 に示す。

10

【0048】

比較例 1

透明導電層 7 に貫通孔 11 を設けず、かつ電流分散層 5 に凹部 13 を設けずに直径 135 μ m の表面電極 9 を形成した以外実施例 1 と同様にして、発光ダイオードチップを作製した。得られた発光ダイオードチップについて、電極の剥離率、ワイヤボンディングの不良率、順方向動作電圧（20 mA 通電時）及び発光出力（20 mA 通電時）を調べた。測定結果を表 1 に示す。

【0049】

【表 1】

例No.	凹部の直径 (μm)	凹部の深さ (nm)	下層部との接 触率 ⁽¹⁾ (%)	電極剥離 率 (%)	WB ⁽²⁾ 不良 率 (%)	順方向動作 電圧 (V) ⁽³⁾	発光出力 (mW) ⁽³⁾
実施例1	75	1	30.9	1 \geq	1 \geq	2.20	2.2
実施例1	75	3	30.9	1 \geq	1 \geq	1.97	2.2
実施例1	75	10	30.9	1 \geq	1 \geq	1.91	2.2
実施例1	75	50	31.0	1 \geq	1 \geq	1.87	2.2
実施例1	75	100	31.0	1 \geq	1 \geq	1.85	2.2
実施例1	75	125	31.1	1 \geq	1 \geq	1.85	2.0
実施例2	10	3	0.5	3 \geq	1 \geq	1.99	2.2
実施例2	50	3	13.7	1 \geq	1 \geq	1.98	2.2
実施例2	100	3	54.9	0	0	1.90	2.2
実施例2	150	3	100	0	0	1.87	2.2
実施例2	200	3	100	0	0	1.85	2.2
比較例1	—	—	0	90 \leq	50 \leq	2.50	2.2

注WB: (1) (表面電極と電流分散層との接触面積/表面電極の面積) $\times 100$

(2) ワイヤボンディング

(3) 20 mA通電時

【0050】

以上の通り、透明導電層に貫通孔を設け、さらに電流分散層に凹部を設けた後で当該貫通孔及び当該凹部の内面に直接接触するように表面電極が設けられている本発明の半導体発光素子は、表面電極の耐剥離性及びワイヤボンディングに優れており、順方向動作電圧を低く抑えることができるという利点を有する。

【0051】

本発明の半導体発光素子について添付図面を参照して説明したが、本発明はそれらに限定されることはなく、本発明の技術的思想の範囲内で種々の変更を施すことができる。例えば、透明導電層に設ける貫通孔及び電流分散層に設ける凹部の形状、及び数は図示の例に限定されず、表面電極が透明導電層の下層（クラッド層、電流分散層又は剥離防止層）の凹部及び透明電極層と接するものであればいかなるものでも良い。

【0052】

【発明の効果】

上記の通り、本発明の半導体発光素子では、凹部を有するエピタキシャル層上に当該凹部と同じ位置に貫通孔を有する透明導電層が形成されており、当該貫通孔と当該凹部の内面に接するように表面電極が形成されている。そのため、表面電極の剥離やワイヤボンディ

10

20

30

40

50

ング不良が防止され、順方向動作電圧を低く抑えることができる。従ってエピタキシャルウェハの膜厚を薄くすることが可能であり、コストの削減及び製造時の歩留まりの向上が可能である。

【図面の簡単な説明】

【図 1】本発明の一実施例による半導体発光素子を示す縦断面図であり、図 2 の A - A 縦断面図に相当する。

【図 2】本発明の一実施例による半導体発光素子を示す平面図である。

【図 3】本発明の別の実施例による半導体発光素子を示す縦断面図であり、図 4 の B - B 縦断面図に相当する。

【図 4】本発明の別の実施例による半導体発光素子を示す平面図である。

10

【図 5】本発明のさらに別の実施例による半導体発光素子を示す縦断面図であり、図 6 の C - C 縦断面図に相当する。

【図 6】本発明のさらに別の実施例による半導体発光素子を示す平面図である。

【図 7】本発明のさらに別の実施例による半導体発光素子を示す縦断面図であり、図 8 の D - D 縦断面図に相当する。

【図 8】本発明のさらに別の実施例による半導体発光素子を示す平面図である。

【図 9】電流分散層の凹部の深さと順方向動作電圧との関係を示すグラフである。

【図 10】電流分散層の凹部の深さと発光出力との関係を示すグラフである。

【図 11】電流分散層の凹部の直径と順方向動作電圧との関係を示すグラフである。

【図 12】従来の半導体発光素子を示す縦断面図である。

20

【符号の説明】

1 . . . 基板

2 . . . 第 1 クラッド層

3 . . . 活性層

4 . . . 第 2 クラッド層

5 . . . 電流分散層

7 . . . 透明導電層

9 . . . 表面電極

10 . . . 裏面電極

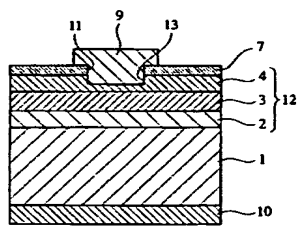
11 . . . 貫通孔

12 . . . 発光部層

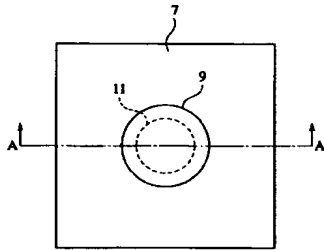
13 . . . 凹部

30

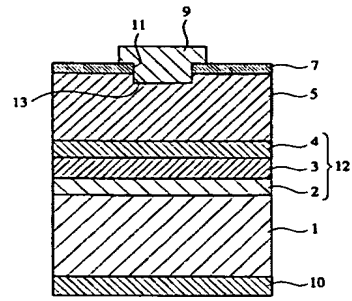
【図 1】



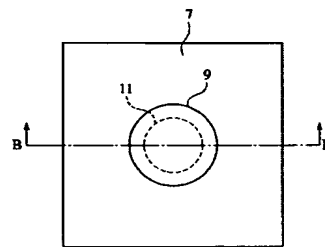
【図 2】



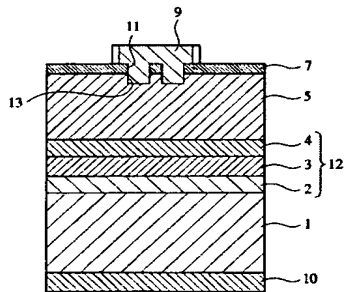
【図 3】



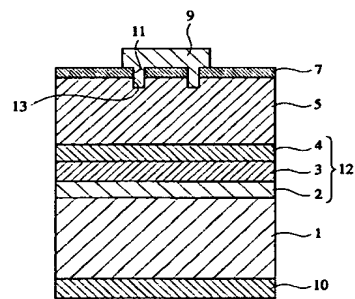
【図 4】



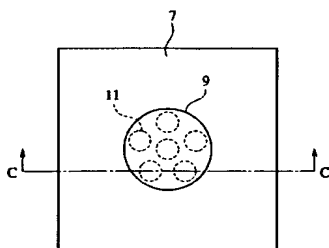
【図 5】



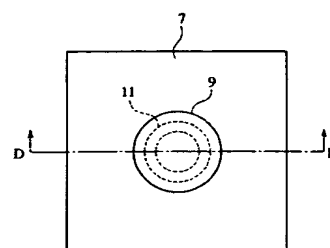
【図 7】



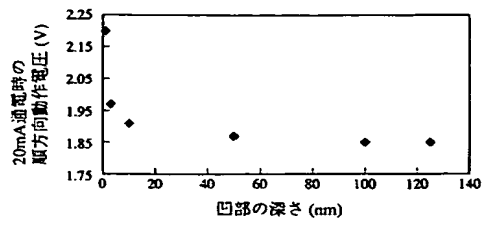
【図 6】



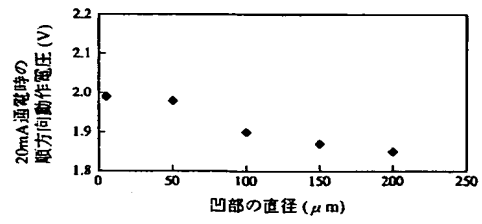
【図 8】



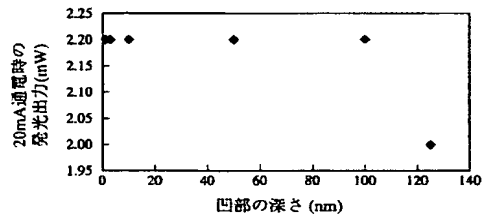
【図 9】



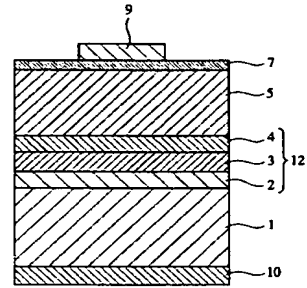
【図 11】



【図 10】



【図 12】



フロントページの続き

F ターム(参考) 4M104 AA04 AA05 BB02 BB05 BB09 BB10 BB12 BB36 CC01 DD34
DD36 DD51 DD64 DD65 DD78 FF06 FF13 GG04 HH20
5F041 AA31 CA04 CA12 CA34 CA65 CA66 CA74 CA76 CA82 CA88
5F045 AA04 AB11 AB18 AC02 AC08 AC19 AD11 AE23 AF04 BB16
CA09 DA53 EE12